

'04年06月10日(木) 17時37分 著者: OLIFF

発信:

R:202

P. 08

Searching PAJ

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 04-161984

(43) Date of publication of application : 05.06.1992

(51) Int.CI.

G09G 3/32
G09F 9/40

(21) Application number : 02-290585

(71) Applicant : OPT TEC CORP

(22) Date of filing : 26.10.1990

(72) Inventor : JIN SHOWN SHI
JIAN CHEN HOONG
KWAN SHIN TON
KUAN CHUN TAO
YAN TSUEN SHEE
SHOO CHUN CHIOU
DAA CHEN YUE**(54) LARGE VIDEO DISPLAY BOARD SYSTEM HAVING MULTIPLE GRAY LEVEL****(57) Abstract:**

PURPOSE: To obtain a clear dynamic advertisement display effect by allowing a potential holding capacitor to start charging immediately after the start of a controlling transistor(TR) and driving TR to emit light.

CONSTITUTION: The basic unit of a large video display board is a light emitting diode(LED) 1 and its driving circuit and a main element has a driving MOSFET 11, a feedback electric resistor Rs 13 and a potential holding capacitor Cgs 14. The amount of a current flowing into the LED 1 is controlled by the potential Vgs value of the capacitor Cgs 14, the luminance of the LED 1 is expressed in a large LED array by a different brightness gray level to generate a stereoscopic graphic effect.

Since the Vgs value is controlled by the charge/discharge of the capacitor Cgs 14, the potential level of the capacitor Cgs 14 becomes equal to the brightness degree of the display board. Consequently an excellent and clear dynamic video advertisement or display effect can be obtained.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

BEST AVAILABLE COPY

'04年06月10日(木) 17時37分 疾患:米 OLIFF

卷之三

R: 202

P. 09

Searching PAJ

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

'04年06月10日(木) 17時37分 著者:OLIFF

類:

R:202 P.10

④日本国特許庁(JP) ⑩特許出願公開
 ⑨公開特許公報(A) 平4-161984

⑧Int.Cl.
 G 09 G 3/32
 G 09 F 9/40

機別記号 庁内整理番号
 C 9176-5G
 C 7926-5G

⑨公開 平成4年(1992)6月5日

審査請求 有 求求項の数 6 (全13頁)

④発明の名称 多重グレイレベルを有する大型映像表示ボードシステム

④特 願 平2-290585

④出 願 平2(1990)10月26日

④発明者 ジン・ショウン・シー	台湾、シンチュー、チエン・クン・ロード、セクション・1、アリー・70、7、エフ・1
④発明者 ジアン・チエン・ホー	台湾、シンチュー、フアン・ホウ・ストリート、レーン・89、アリー・3、ナンバー・24、エフ・5
④発明者 クワン・シン・トーン	台湾、カオウシン、アン・ニン・ストリート、ナンバー・578、エフ・3
④出願人 オプト・テック・コーポレーション	台湾、シンチュー・サイエンス・ベースド・インダストリアル・パーク、インダストリー・イースト・4・ロード、ナンバー・32
④代理人 弁理士 川口 義雄	外4名

最終頁に続く

明細書

1. 発明の名称

多重グレイレベルを有する大型映像表示
ボードシステム

2. 特許請求の範囲

(1) 多重グレイレベルを有する大型映像表示ボードシステムであって、1つの大型でプログラム制御の機能性を有する高解像度画面の発光ダイオードを有して多重グレイレベルの映像を表示し、低電圧、低電流及び高輝度な直線化の発光ダイオード駆動回路を有し、更にディオード表示ボードが1つの共通接地及び共通陽極のN×Mのアレイ構造で、且つ複数の請求映像表示ユニットを含んでおり、各該ユニットが発光ダイオードと1つの前記駆動回路の組合せで、発光ダイオードと、1つの駆動MOSFETと、1つの電位保持キャパシタと、1つの制御用MOSFETと、1つの

フィードバック電気抵抗とを含み、一旦強制制用トランジスタが起動されると、ただちに前記電位保持キャパシタに充電を開始させ、同時に該駆動トランジスタを駆動して発光させるシステム。

(2) 前記トランジスタの作用が1つのスイッチと同じであり、該トランジスタが1つのスイッチスタートが1つの走査回路にてトリガされた場合に、1つのこの請求映像表示ユニットと同様のあるアナログ信号が該駆動トランジスタのソースより入ってドレンに到達し、その該駆動電位保持キャパシタが入力信号レベルまで充電され、このレベルが上記駆動トランジスタのドレンに接続されることにより、該駆動トランジスタのチャンネル電流は該レベルにて調節され、そして電極端子とこの駆動トランジスタのドレンとの間に並列されている前記発光ダイオードの輝度が該アナログ信号と正比例をなす明暗グレイレベルの変化を発生させ

特開平4-161984(2)

る請求項1に記載のシステム。

(3) このフィードバック電気抵抗が駆動トランジスタのソースとダラウンドとの間に直列にされて、ネガティブフィードバックの機能を行ない、それゆえ駆動電流と共に駆動トランジスタのゲート電圧、即ちアナログ入力信号を微細化の面倒にならしめ、且つ発光ダイオードの輝度の変化が該アナログ信号と正比例になるので、容易にグレイレベルの明暗を制御することができ、また前記のフィードバック電気抵抗は駆動電流が駆動トランジスタの特性変化の影響を受けないようにすることができるので、該表示板が良好な均一性を有する請求項1に記載のシステム。

(4) 発光ダイオード表示板が1つの共通地及び共通電源を有する構造の発光ダイオードのON×OFFアレイより形成され、その中で各画素は1つMOSFETと、1つの電位保持キャパシタと、1つの駆動MOSFETとを含み、その中で最大チャンネル幅のMOSFETの画が小チャンネル幅のMOSFETの11倍である、當回路の入力が1つの電位信号であり、この信号が該小チャンネル幅のトランジスタを導通する場合に、該電位信号に正比例する電位を発生し、該電位はただちに伝送され、また駆動トランジスタが起動された瞬間に保持キャパシタに記憶され、大チャンネル幅トランジスタのゲートとソースとの間の電位差が該電位に制御されて、最大チャンネル幅トランジスタの電流が入力電流の像数となる請求項1に記載のシステム。

3. 発明の詳細な説明

発明の背景

この発明は多量なグレイレベルを表示できる大型映像表示システムに関する、1つの特殊回路（例

のカレントイメージ回路を含み、この回路が1つの発光ダイオードと、1つの駆動トランジスタと、1つの電位トランジスタと、1つの電位保持キャパシタと、この駆動トランジスタのカレントトランジスタとよりなる請求項1に記載のシステム。

(1) 発光ダイオードアレイ表示ボードに使われている駆動装置の横方向式（X-方向）の並びが、1つのディジタルマルチプレクサから順序よくアレイ表示ボードの縦方向（Y-方向）に配置したN個の駆動トランジスタのゲートをトリガし、同一行の全ての駆動トランジスタが全てONにさせられると先に、同一行の保持キャパシタを全部充電するので、該行一行の先での駆動トランジスタが発光ダイオードを駆動して点灯させる請求項1に記載のシステム。

(2) カレントイメージ回路が1つの大チャンネル幅のMOSFETと、1つの小チャンネル幅の

えばネガティブフィードバック或いは負荷電阻回路）を含み、これによって発光ダイオードを制御し、その輝度を映像データによって生成したアナログ信号に正比例させるのを構成するものである。全体の回路は、小型パソコン或いはマイクロプロセッサを通じてプリセット或いはシリアルタイムでプログラマブル回路の映像表示を実行できて、優れた黎明タイナミック広告及び表示効果を達成するものである。

以下電子式の表示板が盛んに使われている。通常一般的な伝統的テレビでも表示の作用が出来できるが、それを1つの大型表示板として使用する場合、このようなテレビで表示できる表示効果は確かに電子式表示板に劣るものである。特に電子式表示板がプログラマブル駆動表示板を経由して広告、宣伝等いは告示の目的を達成する場合は、その効果は一層良好になるので、このような電子

'04年06月10日(木) 17時38分 発送:米 OLIFF

発信:

R:202

P. 12

式表示板は主として证券取引所、空港及び駅のダイヤ等のデータを表示するのに利用され、用途は極めて広範なものである。

伝統的な電子式表示板は主として自社できる光点アレイ装置を構成するものである。従来の一層厚いものは白熱電灯を配列して構成されたものであるが、白熱電灯の加熱時間が比較的長いので、このような電子式表示板は古い映像を新映像に切換える際に、画面にまだ映像を残す残像現象が発生する欠点があり、且つ画面の切替速度が比較的遅い。この他に、その当時の電池及び電力の消費が大きすぎる所以、駆動する場合は電力余子を利用して先に電流を増幅しなければならない。またこのような映像の消滅率も高く、完全に暗闇がかかる、手間を要する欠点があった。

最近の研究の進展により得られる電子式表示板は発光ダイオード(LED)のフレイアレイ装置を構成

する固定图形(FIGURE)の表示を実現できる。

しかし現在大型の電子式表示板はただ 2 次元のフレイアレイ表示(全明或いは全暗)しかできず、それがためこのような大型表示板はただ固定を表示するに用いることしかできない。もしも映像を表示するならば、その映像は 1 つの画面領域にしかならず、深みのあるフレイアレイの立体映像を表示できない。これは発光ダイオードの輝度-電圧特性が強烈な非直線性であるため、発光ダイオードの電流を直線状下で見せる明度を発生させるのはより困難なことである。もしも 1 つの発光ダイオードのアレイを組立てると、例えば 1×1 としてハーフトーンの方法で表示すれば、この風ドットの 11 点のグレイアレイを表示できるが、表示板のアレイ数はこれにより必ず減少してイメージの解像力を影響を与える。

別に単点のグレイアレイの発光ダイオードの輝

特開平4-161984(3)

しているので、このような表示装置は従来の白熱電灯において発生する欠点を解消することができるようになった。その使用寿命が 10 年以上に達することができ、作動電圧及び電流がより小さく(1.5~2.1V, 5~11mA)、それと共に赤、黄、緑等の色彩を有する等の優れた点がある。更にそのスペクトルがより狭いので視覚感度が一層強調されていて、よりよい広告・宣傳の効果を有しているので、現在日本にその使用が増えている。LED は固体電子素子の 1 個であるので、小型の LED アレイ(1×1 或いは 1×1)は容易に自作機械で製作及び包装することができる。この他に、タイオードは逆方向回路の特徴があるのでブリッカ式アレイ装置を構成することができ、図に示すのは、現在一番使用されている回路である。この回路は X 及び Y 方向の同期マルチプレクシングを經て映像の機能を達成できるので成るプログラム

度の制御も、また迅速な点滅のパルス作業時間の長短を制御する方法によって平均輝度の変化を求めるができる。この状況下において、もしも点滅の回数が視覚強度の周波数より大きければ、目で見てこのパルスウェーブ(FIGURE 3A)作業時間と正比例をなす輝度の変化が見られる。この方針は小型アレイの発光ダイオード表示板の上において比較的容易に達成できるが、大型発光ダイオード表示板(例えば監視場の表示ボード)の用途においては、設計上克服し難い多くの困難点を有している。故に例を用いて下記に説明する。

表示ボード: $N \times N$ アレイ

単体発光ダイオードの輝度: 1.6V, 21mA

フレームレート (FRAME RATE): 381.25ms/scan

1 つの固定 (FIGURE 3 ELEMENT) の持続時間

(PRIOR SWELL TIME): $T = 1 / (11 \times N)$,

もしも同等の視覚輝度を保持しようとすれば各

‘04年06月10日(木) 17時38分 翻先:米 OLIFF

七

R:202 P. 13

1つの発光ダイオードの回路トリガ電流は下記
条件に満たしなければならない。

$$F \times T = 3944 \times (1/34)$$

$$\text{即 } i = 10 \times (1/3) \times 10 \times N = 30 \times N$$

それゆえ面積が 116×256 面素のアレイである場合は、 $1 - 256 \times 256 \times 116 = 31 \times 66 = 1281$ 人である。これは不可能なことである。

かりに 100V の充電ゲイオードで組成された場合、
1つのセルごとの瞬間トライガ電圧もまた 110V
以上になると、これも又不可能なことである。な
ぜなら日本 TELCO の瞬間電圧の最大なるものは約
110 V 以下であり、その駆動電圧は 110V 以上の
高さを必要とする。

この他によく知られているごとく、各 1 つの LED 自身に約 1 つの直列抵抗があり、この電気抵抗はダイオード P - N 積合面からベースのチップ電気抵抗、及び包封時の鋼ベースト自体とチップ

ディオードイマージ（グラフィックにあらず）の進
歩スクリーンが実際に実現していいかの危機で
ある。

四庫全書

本発明は多段グレイレベルの映像を表示する大型電子表示盤の発光ダイオードアレイを有する大型電子表示盤である。その中で表示ボードはプログラムブル制御の高解像度の大型画面、可読性、導波実現化の発光ダイオード駆動回路、位相電圧及び座電圧のノンバルス駆動回路を有し、また高いフレームレートで点滅せず且つ高速信号等の特徴を有している。

LBDの脚底は特殊構造（例はキガティップバ
ック底いはイメージカレント回路）を経て制御さ
れて、映像アナログ信号と正比例の関係にならし
め、直素の走査においては、1つの脚底トランジ
スタを利用して対応する直素を有する電位保持キ

新嘉平4-161984(4)

ア面との接続電気抵抗から構成されるものである。これを直通の直流電線で使用する場合は、電源は上記のごとく約110Vであるので、その電圧降下と消耗電力は全てかなり小さいものである。然しもしくもパルス式電圧で瞬時に点灯する場合は、その瞬間電流は充分に大きく、約1000Vの電圧降下を引き起こすので、この点からして見れば可能性がなくなる。かりにこの高圧電源が可能としても、した日の消耗電力は通常的なダイオードが必要とするものよりも1倍を必要とする。この状況下にあっては、発光ダイオードは、使用前の温度上昇により発光効率を急激に低下させるばかりでなく、保護しないままで大部分の輝度が失れることとなる。

統じて、興味度数のパルスウェーブの作成範囲の幅で発光タイマーは興味のグレインレベルを調節すれば、強度ゲードの方性（M×N）の増加により不可観な設計となる。これはなぜ要在大過半光

々バシタで実験し、それに該キヤバシタの電位で
前の 1つの回路トランジスタの電流を制御し、こ
の電流が負荷となる発光ダイオードを流れて、該
電位と反比例する発光ダイオードの輝度が得られ
るものである。全体の回路が小型パソコン或いは
マイクロプロセッサを用いてブレセットされた或い
はリアルタイムでプログラム制御された映像の登
場を実行し、長良で静かでダイナミックな映像
広告或いは表示効果を追求するものである。

本発明の目的は、1つのより低い電波の送信原側で既取られたLEDを提供し、多段グレイレベルを有する大型映像表示システムとならしめ、当システムはプログラマブル方式でそのLEDの輝度を制御するものである。この他にグラフィックの再生(REFRESH)は、ディジタル/アナログ(D/A)コンバータを介して実行され、画的イメージの画面変化を達成するものである。

主 要 部

本発明は 1つの多段グレイレベルを有する大型映像表示ボードを顯示するもので、その基本単位は 1つの発光ダイオード (LED) 1とその駆動回路であり、第 1A 図に示すことである。第 1A 図に示すことく、その中に 1セットの MOSFET 11と 12を含み、その内 MOSFET 11は LED 1を駆動し、MOSFET 12は信号の更迭を制御する。その他に 1つのフィードバック電気抵抗 R 13と 1つの電位保持キャパシタ (HOLDING CAPACITOR) 14を含んでいる。この回路の操作原理を説明するために、該回路を第 1B 図と第 1C 図の 1つの部分に分けてその内容を下記に説明する。

(1) 第 1B 図に示すのは 1つ LED 駆動回路で、その主たる部品は 1つの駆動 MOSFET 11と、1つのフィードバック電気抵抗 R 13と、1つ

このような 1種の抵抗が記載されている。

(2) 第 1C 図に示すのは 1つの信号再生回路であり、それは 1つの駆動 MOSFET 11と 1つの電位保持キャパシタ 14 (このキャパシタは上記の駆動回路のキャパシタ C 11と同一である) とである。

第 1C 図に示すことく、1つの電圧信号 V_{in} を入力し、且つ MOSFET 11が導通した場合、電流が MOSFET 11を流れ、キャパシタ 14に対して充電を始める。該電位保持キャパシタ 14の電位変化が入力信号の電位に到達するのを待って、駆動 MOSFET 11をすぐに閉め、該電位保持キャパシタ 14はこれにより信号が隔離され、且つその上の電位も外界と隔離されて保証することができる。

よく知られているごとく、極めて小さな過渡電流により電位保持キャパシタ 14の電位が放電によ

特開平 4-161984 (5)

の電位保持キャパシタ C 11 14とを有している。MOSFET の特性により、キャパシタ C 11 14上の電位 V_{in} は MOSFET 11 のドレン D とソース S の電極間の導通程度を決定する。その関係は V_{in} が大きいほど導通程度がよくなり、 V_{in} が小さければ小さいほど導通程度が悪くなる。それゆえに V_{in} は LED 1 と MOSFET 11 と電気抵抗 R 13 によって形成された回路電流 I 11 は、 V_{in} の大きさに正比例する。これより分かるように LED 1 を抜ける電流の大きさは V_{in} の制御下にあり、且つ LED 1 の輝度もまた異なる明暗グレイレベルで大型 LED アレイの中で表現し、立体的グラフィックの効果を発生させる。

V_{in} はキャパシタ C 11 14の充電放電によって制御されるので、キャパシタ C 11 14の電位レベルは表示ボード上の明暗程度と密しくなる。本発明の LED アレイには、各 1つの LED に全て

り度々と低下するが、絶えず沿線に入力信号と該電位保持キャパシタ C 11 の信号が更新された場合、その開放した電流は監視することができる。同時に、地下使用されている電界効果トランジスタ (FIELD EFFECT TRANSISTOR) の導通速度は非常に早く、実分の時間で電位保持キャパシタ C 11 が入力信号と同等レベル迄に充電するのを許容することができる。

然しその中になおも 1つの問題がある。即ち 1つの LED の電流 (輝度) 一電位 (入力電位) の曲線は、自然電流のごとく簡単な直線的曲線を有していないにかなり非直線状的曲線であり、第 2 図の曲線上に示すことく、カットオフ電圧より高い電圧を入力すれば、電流は急速に上昇するので、LED を利用して異なる輝度を表示することはかなり困難なことである。

簡単に A から分かるように、かりにこの発光ダイ

'04年06月10日(木) 17時39分 発送:米 OLIFF

発送:

R:202

P. 15

オードを点灯してヨリ重いはB1の1種の異なった輝度にするには、その入力電圧はそれぞれV_{A1}とV_{A2}である。その間の電圧差値はかなり多く、ただ極めて限られた電圧差値で電流を調節して使用することしかできず、もしも電圧が少しでも不安定なら、輝度に非常に大きい変化をもたらす。

上記の非連続状の問題を改善するに、本発明は1つの特殊のフィードバック回路を含んでいる。LEDがフィードバック作用を経た後の輝度-電圧回路は第2回の色域Bに示すごとくである。色域Bから分かるように、かりにLEDを点灯してB1及びB2の1種の異なる輝度にならしめるには、各給子べき電圧はV_{B1}及びV_{B2}であり、この回路は明らかに多く拡大しているので、電圧の制御は更に容易になる。

本発明のフィードバック設計圖面はMOSFET

のキールディングチャバシタC11-14、1つの大チャンネル幅MOSFETゲートG111と1つのLED-L1を含んでいる。その中のLED、大チャンネル幅MOSFETゲート、ホールディングチャバシタC11と細狭MOSFETゲートとは、チャバシタC11と細狭MOSFETゲートとは、第1A回に示す電子とは同じなので、同じ参照番号をつけたことに注意されたい。ただ小チャンネル幅MOSFETゲートG111'は新しく加えて設計されたもので、第1A回のフィードバック電気抵抗R₉-13に代替するものである。

上記回路の入力は1つの電位信号I_Dであり、この電位は荷役信号の出力である。本回路の構成形は1つのディジタルコンバータと運算増幅器との組合せ】で、該組合せはディジタル値を電位信号に変換することができるので、該電位回路の電位値とみなすことができる。

ゲートG111のチャンネル幅はゲートG111'

特開平4-161984(6)

I1のソース端Sと、グラウンド端Gの間にネガティブフィードバックを行うフィードバック電気抵抗R₉-13を設置して構成するものである。この電気抵抗R₉-13の設計は多くの電流を消耗しないばかりでなく、またLCDの発光強度をも低下せずに、かえって発光ダイオードの輝度の範囲を拡大制御させることができる。

以下本設計はすでにアレイ式発光ダイオードをして150グレイレベルの表示に適する断面ができる。本設計でなければ、グレイレベルを細めし難く、表示されるイメージも立体感を有し難い。

別に第3回に示すごとく、映像電源回路はLEDの輝度度能化効果を増強することができる。この回路は本発明の別の実施例の基本グラフィック表示ユニットの構成回路を有し、それは1つの小チャンネル幅MOSFETゲートG111'、1つの細狭MOSFETゲートG111

の11倍大（或いはその他の倍数）と設計されている。入力電流I_Dが小チャンネル幅MOSFETゲートG111'を通過する際に、電位信号I_Dに正比例する電位がMOSFET G11'のソース端とドレン端との間に発生する。更に該電位信号は細狭MOSFETゲートG112の導通（G112-O₁）の瞬間を利用して電位保持チャバシタC11-14上に存在し、これにより大チャンネル幅トランジスタゲートG111のゲート端間の電位差V_Gを削除する。この他、またトランジスターG111のチャンネル幅はトランジスタG1の11倍の大きさ（例として取る）であるので、大チャンネル幅MOSFET G111のドレン端とソース端との間の電流I_Dは入力電流I_Dの11倍の大きさとなる。

上記の方法によりて容易に入力ディジタル信号を必要とする電位信号に変換して、発光ダイオードを駆動して発光させる。それは該発光ダイオ

'04年06月10日(木) 17時39分 続:米 OLIFF

発信:

R:202

P.16

特開平4-161984(7)

ドの電流とデジタル信号が直線化操作を保持するように構成されるので、正確に造成する輝度の直線化効果を制御する。そして必要な入力電流信号が常に数値であり、更に結果を可能にさせ、更にもっと容易に発生させることができる。

現在市場上で使われている大型表示ボードの発光ダイオードアレイの構造は殆んどが第11回に示すような構造である。その発光方式はX及びY信号変化を利用して異なる発光ダイオードを点灯する。例えばY1信号が低レベルで、X1信号が高レベルの場合はJ201が点灯される。この方法によればアレイが異なる文字あるいは図形の発生を可能である。しかも画面の目の粗糾改善の時間を実現させるために電圧を高めて各発光ダイオードが点灯した場合には比較的大きい電圧を発生させなければならないことは上記の説明のごとくである。然し高電圧は発光ダイオードの発光効率を低下させるので、その保護及び走行速度は制約を要ける。

そこで一層に改善されているので、ライン走査間ににおいて、同一行の制御トランジスタは全て同時に導通されているので、同一行の全ての電極保持キャパシタ内の電圧は同時に更新される。アレイの動作原理は下記に述べるごとくである。

先づ表示したい電圧段を逐一にデジタルアナログコンバータ(1)に送ると、その出力のアナログ信号を制御MOSFET(2)のドレン上に印え、各1つのアナログ信号を全て制御トランジスタに印える。その後に更に第1行の各1つの制御トランジスタを開き、最も1つの正電極をノード(1000)D1に加うると、アナログ信号は該第1行のキャパシタ(3)に対して充電して早い電圧を発生し、駆動トランジスタ(4)を導通(1011 H)させると、電圧が終ればただちに第1行上の全ての制御トランジスタ(2)を閉める、最もノードD1に蓄積された電荷を印加する。然し電圧はなおもキャパシタ(3)に

本発明の設計によれば、上記アレイ回路の欠点は單回路作動原理で改善することができる。本発明のLEDアレイ回路は第4回のごとくである。

第4回に示すごとく、本回路の各発光ダイオードの基本ユニットは第3回に示す回路に類似しており、1つの駆動MOSFET(4)と1つの電位保持キャパシタ(3)を含んでいる。入力されたデジタル信号は1つのデジタル/アナログコンバータ(D/Aコンバータ)(1)を通じて1つのアナログ信号に変換される。発光ダイオード(1)の輝度はアナログ信号H1, H2, ... によって制御され、且つキャパシタ(3)は電圧を維持して、LED(1)を複数の電流をコンスタントに維持することができる。本発明のアレイは従来方式と異なったライン走査がなされる。各1行の全ての制御MOSFET(2)のゲート極

に存在しているので、第1行の駆動トランジスタ(4)は依然としてONである。それゆえ発光ダイオードは連続して発光し、次回更に第1行の駆動トランジスタを開いた時に初めて該キャパシタにある電圧を戻して、発光ダイオードの輝度を戻える。シーケンス部分はシステム変換の項で述べる。

第1行の駆動トランジスタ(4)が全て閉じた後に、新しい映像データで再び各列のアナログ信号を印え、完成した後に更に第2行の駆動トランジスタ(4)を開く。同様にして第1行の方式で第2行のキャパシタ(3)に対して充電を行い。この方式にて1行づつ映像データをキャパシタに保存して、全体の映像を表示できるようとする。

図示より分かるように、本発明は共通電極(1000)A1000を回路を形成している。その中で全ての発光ダイオードの電極をV14上に接続し、その接続は各駆動トランジスタ(4)に接続している。

則に本導路は直線式発表方式を採用している。即ち 1回に 1行 (COL788) のデータを更新する。この方法は画面の点滅 (LINE BLINKING) を減少できるばかりでなく、しかも並行基板の方法を用いて画面のフレームレート (FRAME RATE) を向上することができる。これは画面をリアルタイムに処理するのに絶対的となる。本回路は更に電位保持キャッシュ (L) があるので、発光ダイオード (D) を直線電路方式で点灯し、それゆえに高電位のパルス・ウェーブ方式で駆動する必要がないので、より低い電圧であり電源電力の無駄な消費を減少することができる。

第 5 図に本発光ダイオードの表示スクリーンシステムのプロックダイアグラムを示す。その中は下記を含むものである。本発明の新発光ダイオードアレイ構造で組立てられた行×列表示スクリーン (1)、直線式垂直定位レジスタ (2)、それぞれ N 枚のレジスタを有する D/A (3)、1つのタイ

メレータ (4) より表示メモリサブシステム (5) 中の映像データを読み取りをして発光ダイオードアレイ (6) 上に表示する。

本発明のアレイ構造と伝統的アレイとの異なる所は直線状走査 (LINE SCAN) の方式を採用したことにある。また各 1行の制御トランジスタのゲート全てが一緒に駆動されており (第 4 図の D1, D2 等を参照)、行を走査している間は、同一行の制御トランジスタは同時に ON となって、この行上の全ての垂直キャッシュタの電圧は同時に更新される。この方式を採用すれば、フレームレートはラスクスキャンよりも非常に早く、高いフレームレートの効果を達成することができる。

タイミングコントローラとアドレスシェーネータ (4) とは表示メモリサブシステム (5) 中の映像データを順序よく読み取り、ディジタルアナログコンバータ (3) のレジスタのレジスタが全て書き込まれて

特開平4-161984(8)

ミングコントローラ及びアドレスシェーネータ (4), 1つの表示メモリサブシステム (5), 1つのデータ伝送装置 (6), 1つのメインストレージ (7), 1つの中央処理ユニット (8), 1つの補助記憶体 (9) 及び 1つの映像獲得サブシステム (10) である。本システムの運転方式は下記のことくである。

まず第 5 図に示すことく、表示したい映像を映像獲得サブシステム (10) により、グレイレベルにあるディジタル映像データを取得し、且つ精勤メモリ (5) に記憶してその後の表示に供する。次る映像プログラムを表示したい場合は、補助メモリに記憶している映像を必要とする順序でメインメモリ (8) に転換する。もしも映像データの必要がなければ、それを直接メインメモリ (8) に転換すればよい。データ伝送装置 (6) はメインメモリ (8) に記憶している映像データを表示メモリサブシステム (5) に送り込み、タイミングコントローラとアドレスシエ

データを表示した後に、更に 1つのパルス信号を出してこの 1行の全ての制御用 MOSFET が全て ON となる。この場合ディジタルアナログコンバータにより準備されたグレイレベルデータを有するアナログ映像信号は、対応する電位保持キャッシュタ中に記憶され、該電位保持キャッシュタは対応する発光ダイオードそして該電位が表示する異なった輝度を発するようさせる。

第 6 図に示すのは第 4 図の回路タイミングダイヤグラムである。映像獲得サブシステムが取得した映像データはグレイレベルを有するデータであるので、発光ダイオードアレイにより得られたアナログ信号の入力もグレイレベルなので、グレイレベルを有する映像を表示する効果を達成することができる。上記の方法 (即ち 1行づつを順序よく走査し、ON、記憶、OFF、走査を繰り返す) によって、1つのフレームを完全に表示できる。

映像の更換動作は第7A図、第7B図、第7C図、第7D図に示すごとくである。メモリサブシステム11の記憶容量の表示は1枚の映像データの1倍の大きさである。これらの図中のA、Bでそれぞれ1枚の映像データのスペースを表示している。発光ダイオードのアレイがスペースBの映像を表示する場合、この時もしも映像を更換するなら、映像装置11が新しい映像をスペースAに記憶換えする。第7A図に示すごとく、記憶換えを終了後、デジタルアナログコンバータは改めて自動的にスペースAに記憶された映像を発光ダイオードアレイに、第7B図に示すごとく表示させる。同じ原理でもしも互に映像を更換する場合には、第7C図、第7D図に示すごとく現在の動作を実行する。

このように交互に表示メモリサブシステム11に対しても取り、書き込みを行うことによって、互に映像を記憶換えする。

然しこれらの製品は、1枚あるいは1枚の回路基板(PCB)を含んでいる。第1枚は発光ダイオードであり、第2及び第3枚は電路回路である。

第8図に示すごとく、本設計は設計が放熱的であり、大半に回路の複雑さを簡素化し、各枚の回路モジュールはただ1枚の回路基板である。

第9図に示すごとく、組合わせてできた大型看板の後ろにはそれに合った金属(或いはその他の適切な材料があり製品識別用途によって決める)プラケット支持材111で支持及び固定されている。また太陽光線或いは室内照明の反射を受け、且つ互い所や互い所の異なる複数の要求に合わせて、各発光ダイオードの上に1つの光学的に設計され且つ施設された反射対向板112を第10図のごとく組合せている。

全体構造の配線は今まで類似製品の一層複雑化し

特開平4-161984(9)

モリ51のアクセスの衝突を防がれることができます。それに発光ダイオード表示アレイ11に合わせて高いフレームレートを表示することができます。

本設計の看板は、第8図に示すごとく、1枚づつの回路基板モジュールで組成され、各回路基板は1×1枚いは1×1のアレイ等で異なった点滅の発光ダイオードランプ及び駆動回路によって構成されている。各個のLEDの駆動方法は製品別によって決められる。

1枚づつの回路基板モジュールを利用してモザイクのように横方向及び縦方向に組み上げ、組合わせて大型の表示ボードを作成することができる。

市場上においてはその他の近似製品があるが、設計及び作動原理が異なっている外に製造費にもまた異なっている。例えば、市場上の日本のシャープ及び台湾の同製品の光電子品もまたモジュールユニットであり、1枚づつで大看板に組合わせ

いる問題であった。本設計の例の1つの特徴は、発光ダイオードアレイの電源供給と区域別の電源供給とは独立して駆動することができ、安全であるばかりでなく互いに保全できる点である。それはかならずの信号線と制御線、並肩はその他の製品と同じであるが、その他の製品の電線は各本とも一般の電線であり、光ファイバないし導電体を利用して駆動できない。

4. 回路の簡単な説明

第1A図は本発明のLEDを駆動する1つの駆動回路、第1B図は1つの駆動回路を示し、それは第1A図回路の部分である図、第1C図は1つの更新回路を示し、それは第1A図回路の部分である図、第2図に示すのは1つのシロの電圧-照度特性曲線であり、その中にフィードバックを含むものとフィードバックを含まない回路の曲線を含んでいる図、第3図は本照明の映像電路図、

特開平4-161984(10)

第4図は本発明中に使用された半導体操作原理のLEDアレイ回路を示す図、第5図は大型表示表示システムのブロック図、第6図は第4図に示す個別信号のタイミング関係を示す図、第7A図、第7B図、第7C図と第7D図は本発明の表示装置方式を示すブロック図、第8図は本発明の表示板構造を示す図、第9図は第8図の大形表示板で、その背後に1つの金属パケット11で固定している状況を示す図、第10図は第9図の表示板で、その上に1つの光学処理された反射対向板101をかぶせた状況図、第11図は大型表示ボードに使用されている従来のシリコンアレイ構造図である。

1...発光ダイオード、11, 12...MOSFET、
13...フィードバック抵抗体、14...電位保持
キャパシタ。

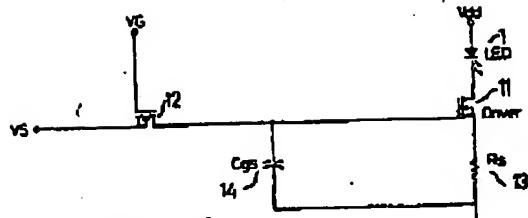


FIG. 1A

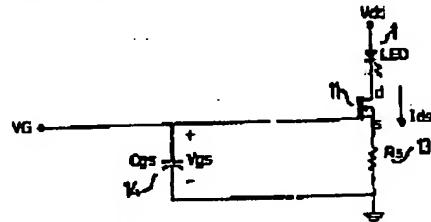


FIG. 1B

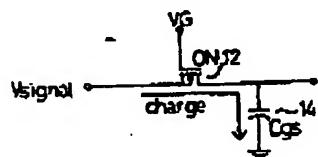


FIG. 1C

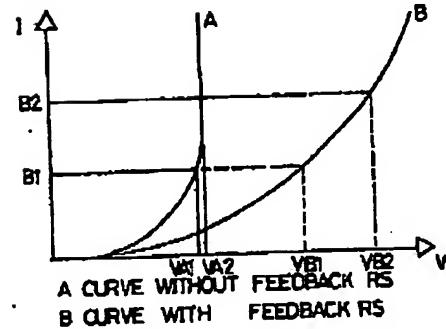


FIG. 2

BEST AVAILABLE COPY

特開平4-161984(11)

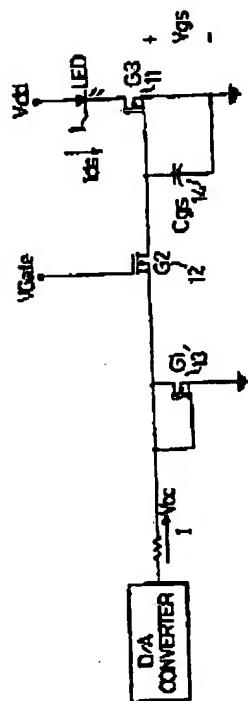
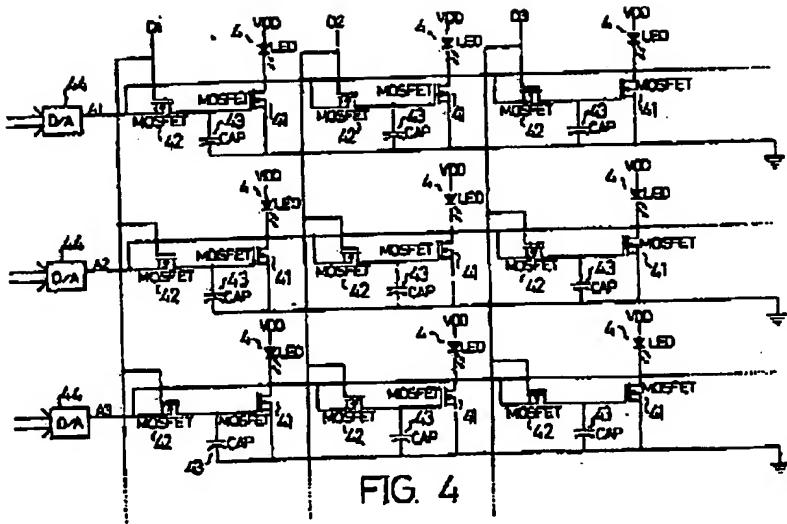
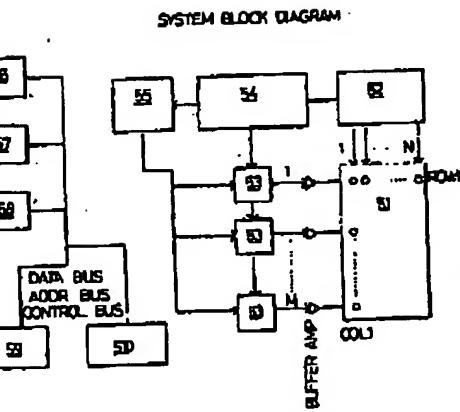


FIG. 3



特開平4-161984(12)

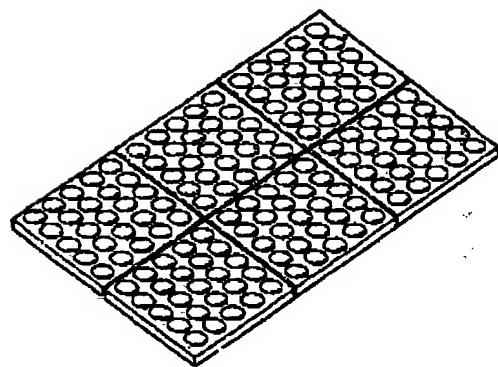
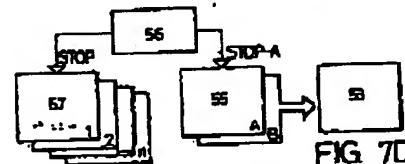
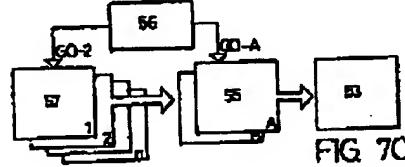
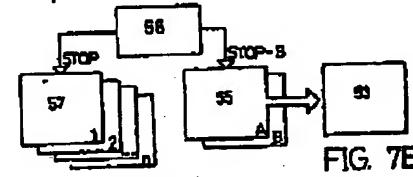
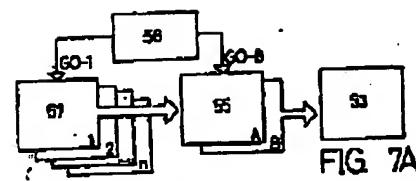
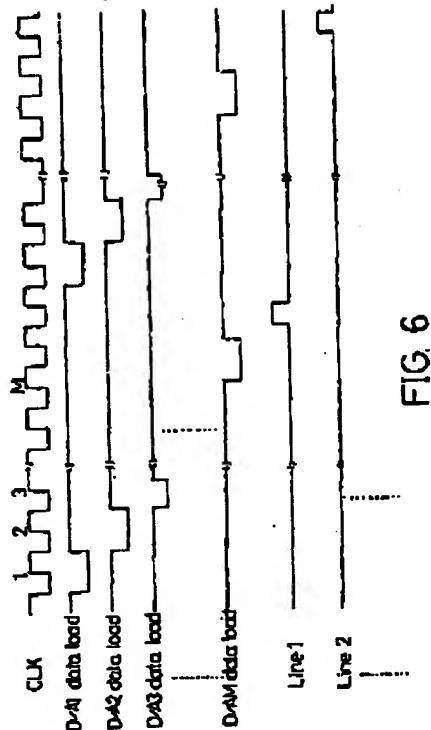


FIG. 8

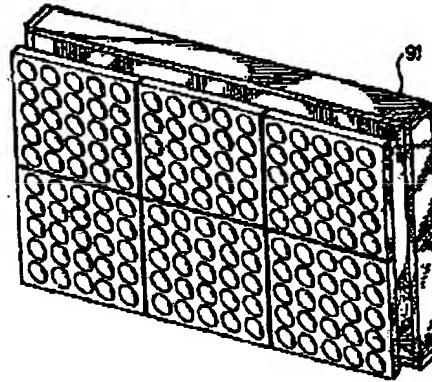


FIG. 9

BEST AVAILABLE COPY

特開平4-161984 (13)

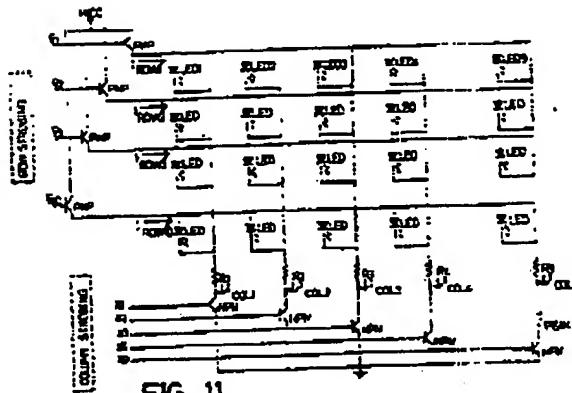
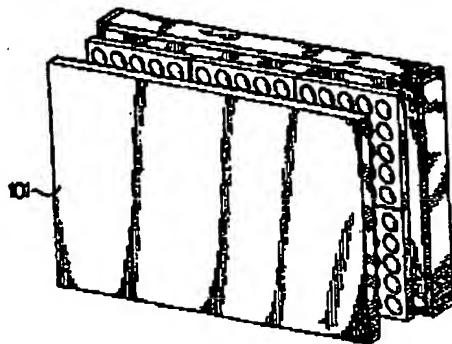


FIG. 10

第1頁の続き

②発明者	クアン・チュン・タオ	台湾、シンチュ、チエン・クン・ロード、セクション・1、レーン・70、ナンバー・2、エフ・5
②発明者	ヤン・ツエン・シエー	台湾、シンチュ、クアン・フード・ロード、セクション・1、レーン・108、アリー・78、ナンバー・6
②発明者	ショウ・チュン・チオウ	台湾、シンチュ、チエン・メイ・ロード、ナンバー・42、エフ・3
②発明者	ダー・チエン・ユエ	台湾、シンチュ、チュアン・チュツン・チエン、リ・ウ・フエン・8、ナンバー・152

BEST AVAILABLE COPY